

(D) Diseña el circuito digital que implemente la siguiente función lógica. Utiliza puertas de dos entradas como máximo:

$$(D1) \quad S = \overline{A} + B$$

$$(D2) \quad F = \overline{A * B}$$

$$(D3) \quad G = A + \overline{B}$$

$$(D4) \quad H = A * \overline{B} + \overline{A} * B$$

$$(D5) \quad J = \overline{A} * B + \overline{\overline{A} * B}$$

$$(D6) \quad K = A + B + C * \overline{A}$$

$$(D7) \quad L = \overline{A + B * C}$$

$$(D8) \quad M = A * \overline{B} + A * C + B$$

$$(D9) \quad N = A * B * C + \overline{A} * \overline{B} * C$$

$$(D10) \quad P = (A + \overline{B} + C) * (\overline{A} + \overline{B} + \overline{C})$$

$$(D11) \quad R = (\overline{A} * B + \overline{B} * C) * A$$

$$(D12) \quad S = \overline{(\overline{A} + C) * B} * (C + B)$$

$$(D13) \quad T = \overline{A} * \overline{C} + \overline{(A + B) * C}$$

(E) Obtén la Forma Canónica Primera, o sea la Función básica, que origine la siguiente tabla de verdad:

(E1) Ejemplo

Entradas			Salida
A	B	C	R
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

SOLUCIÓN: Método de los MINTERMS de obtención de la Función original (Forma Canónica Primera):

**OBTENCIÓN DE LA FUNCIÓN BÁSICA (Forma Canónica 1ª)
MÉTODO DE LOS "MINTERMS"**

Entradas			Salida
A	B	C	R
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

1.- Selecciona las combinaciones cuyo resultado es "1"

2.- Para esos casos, escribe las entradas multiplicadas, pero invierte aquellas cuyo valor es "0"

→ $\bar{A} * B * \bar{C}$

→ $A * \bar{B} * \bar{C}$

3.- Suma todos los términos obtenidos

$$R = \bar{A} * B * \bar{C} + A * \bar{B} * \bar{C}$$

Vídeo de Ejemplo: <https://youtu.be/r3mbw5nMVWY?t=36>

(Ejercicios E) Obtén la función que origine la siguiente tabla de verdad.

(E2)

Entradas		Salida
A	B	F
0	0	0
0	1	0
1	0	1
1	1	0

(E3)

Entradas		Salida
A	B	F
0	0	1
0	1	0
1	0	1
1	1	0

(E4)

Entradas		Salida
A	B	F
0	0	1
0	1	1
1	0	0
1	1	1

(E5)

Entradas			Salida
A	B	C	P
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

(E6)

Entradas			Salida
A	B	C	T
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

(E7)

Entradas			Salidas	
A	B	C	F	G
0	0	0	0	1
0	0	1	0	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	1

(E8)

Entradas			Salidas		
A	B	C	F	G	H
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	1	0	0
0	1	1	0	1	1
1	0	0	0	1	0
1	0	1	0	0	0
1	1	0	0	0	1
1	1	1	1	0	0

(F): Diseña el circuito que origina la siguiente tabla de verdad. Utiliza puertas de dos entradas como máximo.

(F1) Ejemplo

OBTENCIÓN DE LA FUNCIÓN BÁSICA (Forma Canónica 1ª)
MÉTODO DE LOS "MINTERMS"

Entradas			Salida
A	B	C	H
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

1.- Selecciona las combinaciones cuyo resultado es "1"

2.- Para esos casos, escribe las entradas multiplicadas, pero invierte aquellas cuyo valor es "0"

3.- Suma todos los términos obtenidos

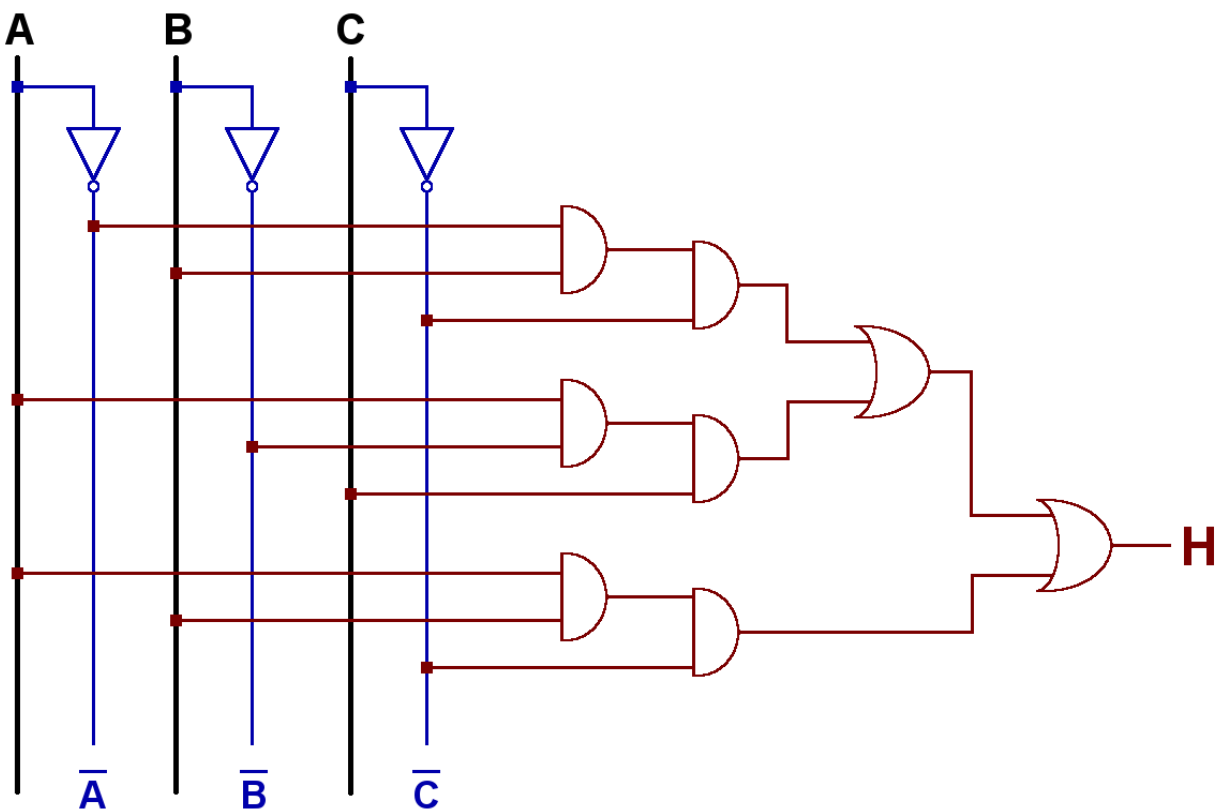
→ $\bar{A} * B * \bar{C}$

→ $A * \bar{B} * C$

→ $A * B * \bar{C}$

$$H = \bar{A} * B * \bar{C} + A * \bar{B} * C + A * B * \bar{C}$$

CIRCUITO:



(Ejercicios F): Diseña el circuito que origina la siguiente tabla de verdad. Utiliza puertas de dos entradas como máximo.

(F2)

Entradas		Salida
A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

(F3)

Entradas		Salida
A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

(F4)

Entradas			Salida
A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Diseña el circuito que origina cada una de las siguientes tablas de verdad.
 Utiliza puertas de dos entradas como máximo.
 Si es posible, simplifica el circuito usando el mínimo número de puertas lógicas preciso.

(F5)

Entradas			Salidas	
A	B	C	F	G
0	0	0	1	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	0	0
1	1	1	0	0

(F6)

Entradas			Salidas	
A	B	C	F	G
0	0	0	1	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

(F7)

Entradas			Salidas	
P	Q	R	X	Y
0	0	0	1	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

(Repaso de ejercicios F): Implementa el circuito que origina la siguiente tabla de verdad. Utiliza puertas de dos entradas como máximo. Cuando sea posible, trata de simplificar el circuito usando el mínimo número de puertas lógicas.

(F8)

Entradas		Salida
A	B	F
0	0	0
0	1	1
1	0	0
1	1	1

(F9)

Entradas		Salidas	
A	B	F	G
0	0	1	0
0	1	0	0
1	0	1	1
1	1	0	1

(F10)

Entradas			Salida
A	B	C	H
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

(F11)

Entradas			Salida
D	E	F	G
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

(F12)

Entradas			Salidas	
A	B	C	F	G
0	0	0	1	0
0	0	1	0	0
0	1	0	1	1
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

(F13)

Entradas			Salidas	
J	K	L	X	Y
0	0	0	0	0
0	0	1	1	0
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1
1	1	0	0	0
1	1	1	0	1

(F14)

Entradas			Salidas	
P	Q	R	J	K
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	0	0
1	1	1	1	0

(F15)

Entradas			Salidas	
S	T	U	G	H
0	0	0	0	0
0	0	1	0	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	0
1	0	1	0	0
1	1	0	0	1
1	1	1	0	0

(F16)

Entradas			Salidas		
X	Y	Z	J	K	L
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	0	0	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1